|  |  |
| --- | --- |
|  | **Министерство науки и высшего образования Российской Федерации**  **Федеральное государственное бюджетное образовательное учреждение**  **высшего образования**  **«Московский государственный технический университет**  **имени Н.Э. Баумана**  **(национальный исследовательский университет)»**  **(МГТУ им. Н.Э. Баумана)** |

ФАКУЛЬТЕТ **Информатика и системы управления**

КАФЕДРА **Компьютерные системы и сети (ИУ6)**

НАПРАВЛЕНИЕ ПОДГОТОВКИ **09.03.01 Информатика и вычислительная техника**

**РАСЧЕТНО-ПОЯСНИТЕЛЬНАЯ ЗАПИСКА**

***к курсовой работе***

***по дисциплине «Микропроцессорные системы»***

***на тему:***

**Тренажер для оператора**

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| Студент |  |  |  | С.В. Астахов |
|  | (Группа) |  | (Подпись, дата) | (И.О. Фамилия) |
|  |  |  |  |  |
| Руководитель |  |  |  | С.А. Хохлов |
|  |  |  | (Подпись, дата) | (И.О. Фамилия) |
|  |  |  |  |  |

*2022 г.*



**РЕФЕРАТ**

РПЗ 42 стр., 2 таблицы, 26 рисунков, 11 источников, 2 приложения.

МИКРОКОНТРОЛЛЕР, ATMEGA8535, ПУЛЬТ ОПЕРАТОРА, ТРЕНАЖЕР, СКОРОСТЬ РЕАКЦИИ.

Объектом разработки является устройство, измеряющее скорость реакции оператора на движущуюся мишень.

Цель работы – создание программного обеспечения, функциональной и принципиальной схем описанного устройства.

Задачи, решенные в процессе выполнения курсовой работы:

* анализ объекта разработки на функциональном уровне;
* разработка функциональной схемы;
* выбор элементной базы для реализации устройства;
* разработка принципиальной схемы;
* расчет потребляемой мощности;
* разработка алгоритмов работы программного обеспечения;
* реализация программного обеспечения устройства на языке С;
* отладка программного обеспечения в среде симуляции Proteus 8.

ОПРЕДЕЛЕНИЯ, ОБОЗНАЧЕНИЯ И СОКРАЩЕНИЯ

**АЦП** — аналого-цифровой преобразователь.

**МК** — микроконтроллер.

**RISC** — (reduced instruction set computer) архитектурный подход к проектированию процессоров, в которой быстродействие увеличивается за счёт такого кодирования инструкций, чтобы их декодирование было более простым, а время выполнения — меньшим.

**UART** — (Universal Asynchronous Receiver-Transmitter) узел вычислительных устройств, предназначенный для организации связи с другими цифровыми устройствами. Преобразует передаваемые данные в последовательный вид так, чтобы было возможно передать их по одной физической цифровой линии другому аналогичному устройству.

**SPI** — (Serial Peripheral Interface) последовательный периферийный интерфейс, шина SPI) — последовательный синхронный стандарт передачи данных в режиме полного дуплекса, предназначенный для обеспечения простого и недорогого высокоскоростного сопряжения микроконтроллеров и периферии.

**I2C** — (Inter-Integrated Circuit) последовательная асимметричная шина для связи между интегральными схемами внутри электронных приборов.

**USB** — (Universal Serial Bus) последовательный интерфейс для подключения периферийных устройств к вычислительной технике.

**RS-232** — (Recommended Standard 232) стандарт физического уровня

для асинхронного интерфейса (UART).

SRAM, ERAM, EEPROM, (FLASH)**Содержание**

[1 Конструкторская часть 5](#_Toc1)

[1.1 Анализ требований технического задания 5](#_Toc2)

[1.2 Разработка функциональной схемы 5](#_Toc3)

Введение

В данной работе производится разработка тренажера для оператора. Основная функция устройства – измерение времени реакции оператора на одну движущуюся мишень и среднего времени реакции на K (K=15) мишеней. Мишени представлены горящими светодиодами, ввод информации происходит с матричной клавиатуры, вывод – на дисплей из 7-сегментных индикаторов. Кроме того, устройство должно издавать звук при неправильном «захвате мишени», иметь возможность изменения скорости движения мишеней и возможность передачи результатов испытаний в ПЭВМ.

В устройстве использован микроконтроллер ATmega8535 семейства AVR. Микроконтроллеры AVR имеют гарвардскую архитектуру (программа и данные находятся в разных адресных пространствах) и систему команд, близкую к идеологии RISC. Процессор AVR имеет 32 8-битных регистра общего назначения, объединённых в регистровый файл. В отличие от «идеального» RISC, регистры не абсолютно ортогональны.

Целевой МК имеет четыре 8-разрядных порта ввода-вывода, 10-разрядный АЦП, два 8-разрядных и один 16-разрядный таймер, EEPROM и RAM объемом по 512 байт, встроенные интерфейсы I2C, SPI, UART. МК способен работать на частоте до 16 МГц.

# **1 Конструкторская часть**

1.1 Разработка функциональной схемы

### **1.1.1 Разработка обобщенной функциональной схема**

На основе текста задания можно определить, что система будет состоять из следующих элементом:

* дисплей из 7-сегментных индикаторов;
* матричная клавиатура;
* светодиодная матрица;
* зуммер (звукоизвлекатель).

Кроме того, необходимо осуществлять передачу данных к ПЭВМ, для чего понадобится драйвер, преобразующий сигналы интерфейса UART/I2C/SPI в сигналы интерфейса USB/RS-232.

Для управления дисплеем и светодиодной матрицей так же будем использовать вспомогательные драйвера, чтобы сократить количество задействованных контактов МК.

На основе результатов первичного анализа требований была составлена обобщенная функциональная схема, представленная на рисунке 1.



Рисунок 1 — обобщенная функциональная схема

1.1.2 Описание архитектуры и технические характеристики микроконтроллера

Семейство микроконтроллеров AVR включает tinyAVR, megaAVR и XMEGA AVR.

В контроллерах типа tinyAVR максимальное число линий ввода-вывода составляет 18, чего будет недостаточно для подключения 5 периферийных устройств. Возможности контроллеров типа XMEGA AVR наиболее широки, но, при использовании контроллеров данного типа большинство их возможностей не будет использовано, поэтому для реализации устройства было решено использовать контроллер типа megaAVR.

Среди микроконтроллеров типа megaAVR был выбран ATmega8535, который обладает следующими характеристиками:

* 8-битная шина данных;
* тактовая частота до 16 МГц;
* четыре 8-разрядных порта ввода-вывода (32 контакта);
* 8 КБайт памяти программ;
* 10-разрядный АЦП;
* встроенные интерфейсы I2C, SPI, UART;
* два 8-разрядных и один 16-разрядный таймер/счетчик.

Так как в микроконтроллерах AVR используется гарвардская архитектура, в соответствии с которой разделены адресные пространства памяти программ и памяти данных. Такая структура позволяет процессору одновременно работать с памятью программ и памятью данных, что позволяет повысить производительность.

В памяти данных регистровая и оперативная память (SRAM) образуют единое адресное пространство, которое может быть расширено за счет подключения внешнего запоминающего устройства ERAM.

Для долговременного хранения данных, которые могут изменяться в процессе работы МК используется энергозависимая память EEPROM.

Карта памяти ATmega8535 представлена на рисунке 2.



Рисунок 2 — карта памяти ATmega8535

Структурная схема ATmega8535 представлена на рисунке 3.



Рисунок 3 — структурная схема ATmega8535

### 1.1.3 Детализация функциональной схемы

Для детализации функциональной схемы были подобраны цифровые схемы, дисплей на основе 7-сегментных индикаторов и детализировано устройство светодиодной матрицы. Кроме того, описано к каким линиям портов МК подключаются те или иные устройства.

Примечание: в данном разделе используемые схемы описаны лишь поверхностно, подробнее см. раздел «Проектирование принципиальной схемы».

В качестве устройства ввода используется матричная клавиатура 4х4, активная строка в которой выбирается с помощью линий PA0-PA3, а столбцы считываются с помощью линий PA4-PA7 порта A.

В качестве дисплея используется схема FYQ-5641AUG-21 с общим катодом. Выбор активного индикатора при динамической индикации осуществляется с помощью линий PB4-PB7 порта B. Выбор сегментов осуществляется с помощью драйвера семейства 7448, подключенного к линиям PB0-PB3 порта B.

Передача данных на ПЭВМ осуществляется с помощью интерфейса UART через драйвер USB-UART, подключенный к линиям PD0(Rx), PD1(Tx) порта D.

Звуковой сигнал вырабатывается с помощью зуммера со встроенным генератором, подключаемого к линии PD7 порта D.

Светодиодная матрица реализована на базе светодиодных полос по 4 светодиода. Так как на основе требований задания можно заключить, что одновременно может быть активен всего один светодиод, матрица управляется с помощью дешифратора 5-32, реализованного на базе дешифратора 3-8 и восьми дешифраторов 2-4. Линии PC0-PC4 подключены к адресным разрядам дешифраторов, а линия PC7 — к разрешающему входу.

Полученная функциональная схема содержится в Приложении Х.

## 1.2 Разработка принципиальной схемы

## 